

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10056486 A**

(43) Date of publication of application: **24.02.98**

(51) Int. Cl.

**H04L 27/22**

**H04L 7/00**

(21) Application number: **08211357**

(71) Applicant: **FUJITSU LTD**

(22) Date of filing: **09.08.96**

(72) Inventor: **ONO MITSUHIRO**

(54) **DEMODULATOR**

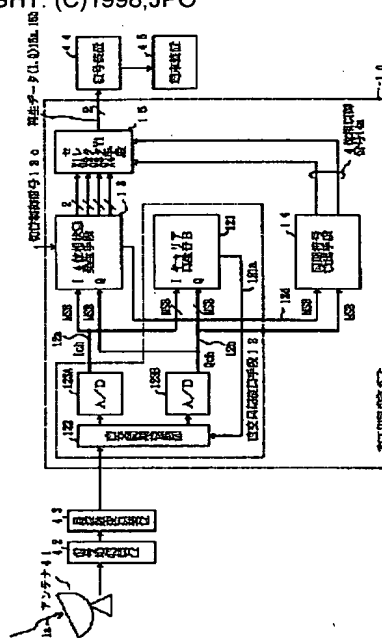
frequency converting system is provided.

(57) Abstract:

COPYRIGHT: (C)1998,JPO

**PROBLEM TO BE SOLVED:** To provide a low-cost and high-reliability demodulator having a phase non-decision removing function for any arbitrary frequency converting system by providing a switch means with which the phase inverted data of I channel data are generated corresponding to a switch control signal from the outside and exchanged with the I channel data.

**SOLUTION:** A four-phase state generating means 13 previously generates signals 2 corresponding to four phase states while using I and Q channel data 12a and 12b generated by an orthogonal synchronous demodulating means 12 and corresponding to a switch control signal 12c from the outside, the I channel data 12a are sent to a selector means 15 while inverting its phase. Corresponding to a four-phase control signal 14a for matching the phases on the transmission side and the reception side from a synchronizing code detecting means 14, the selector means 15 selects any phase state to be matched out of four phase states and generates regenerative data (I, Q) 15a and 15b. Thus, the low-cost and high-reliability demodulator having the phase non-decision removing function for the arbitrary



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-56486

(43) 公開日 平成10年(1998) 2月24日

(51) Int.Cl.<sup>5</sup>

H 0 4 L 27/22  
7/00

識別記号

庁内整理番号

F I

H 0 4 L 27/22  
7/00

技術表示箇所

C  
F

審査請求 未請求 請求項の数 7 O L (全 20 頁)

(21) 出願番号 特願平8-211357

(22) 出願日 平成 8 年(1996) 8 月 9 日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中 4 丁目 1 番  
1 号

(72) 発明者 小野 光洋

神奈川県川崎市中原区上小田中 4 丁目 1 番  
1 号 富士通株式会社内

(74) 代理人 弁理士 伊東 忠彦

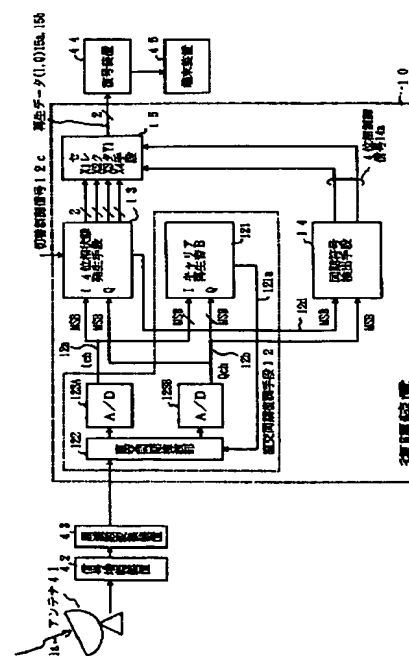
(54) 【発明の名称】 復調装置

(57) 【要約】

【課題】 任意の周波数変換方式に対して位相不確定除去機能又は位相軸同期機能を有する復調装置を実現すること。

【解決手段】 切替制御信号 1 2 c に応じて、I チャンネルデータ 1 2 a の位相を反転させた I チャンネル位相反転データ 1 2 d を生成するとともに、当該 I チャンネルデータ 1 2 a を当該 I チャンネル位相反転データ 1 2 d に入れ替えるための切替手段 1 6 を有する。または、同期 I チャンネルデータ 2 0 a 及び同期 Q チャンネルデータ 2 0 b において同期符号 4 1 b の位相量に応じた位相初期値データ 2 9 a を用いて位相偏位座標軸を一致させる準同期復調手段 2 0 を有する。

第 1 発明の第 1 の実施形態の復調装置を示す機能ブロック図



## 【特許請求の範囲】

【請求項1】 4位相偏位変調された送信データを復調してIチャネルデータとQチャネルデータとを生成する復調装置において、

スイッチ等を用いて外部から与えられる切替制御信号に応じて、前記Iチャネルデータの位相を反転させたIチャネル位相反転データを生成するとともに、当該Iチャネルデータを当該Iチャネル位相反転データに入れ替えるための切替手段を有することを特徴とする復調装置。

【請求項2】 前記Iチャネルデータ又は前記Qチャネルデータに応じて4つの位相状態を発生するための4位相状態発生手段を有し、

前記切替手段は、前記Iチャネルデータに代えて、前記Iチャネル位相反転データを前記切替制御信号に応じて出力させる制御を前記4位相状態発生手段に対して実行するように構成されている、

ことを特徴とする請求項1に記載の復調装置。

【請求項3】 位相偏位変調されたデータを復調して所定のチャネルデータを生成する復調装置において、

切替制御信号に応じて、Qチャネルデータを新Iチャネルデータとして出力するとともに、Iチャネルデータを新Qチャネルデータとして出力して、当該Iチャネルデータと当該Qチャネルデータとの入れ替えを実行するデータ入れ替え手段を有する、

ことを特徴とする復調装置。

【請求項4】 請求項3に記載のチャネルデータ入れ替え手段は、

前記切替制御信号に応じて、前記Qチャネルデータを前記新Iチャネルデータとして出力する第1セレクタと、前記切替制御信号に応じて、前記Iチャネルデータを前記新Qチャネルデータとして出力する第2セレクタとを有する、

ことを特徴とする復調装置。

【請求項5】 内部に設けられた固定発振器の発振周波数をキャリアの周波数として用いて4位相偏位変調されたIチャネルデータとQチャネルデータとを復調するとともに、当該Iチャネルデータと当該Qチャネルデータとにおいて同期符号を検出して送信側と位相偏位座標軸が一致した同期Iチャネルデータ及び同期Qチャネルデータを生成する復調装置において、

前記同期Iチャネルデータ及び前記同期Qチャネルデータにおいて同期符号の位相量に応じた位相初期値データを用いて前記位相偏位座標軸を一致させる処理を実行する準同期復調手段を有する、

ことを特徴とする復調装置。

【請求項6】 前記同期Iチャネルデータ及び前記同期Qチャネルデータにおいて同期符号が検出された位相に基づく4位相制御信号を生成する同期符号検出手段を有し、

前記準同期復調手段は、

前記4位相制御信号に応じた前記位相初期値データを生成する初期値設定部と、前記同期Iチャネルデータと前記同期Qチャネルデータとの位相差データと当該位相初期値データとを演算して前記位相偏位座標軸の一致のための位相偏位座標軸同期信号を生成するデジタルVCOとを有する位相軸同期手段を有する、ことを特徴とする請求項5に記載の復調装置。

【請求項7】 前記同期Iチャネルデータ及び前記同期Qチャネルデータにおいて同期符号が検出された位相に基づく4位相制御信号を生成する同期符号検出手段を有し、

前記準同期復調手段は、

前記4位相制御信号を用いた所定の論理演算の結果に応じて前記位相初期値データを生成する論理処理部と、前記同期Iチャネルデータと前記同期Qチャネルデータとの位相差データと当該位相初期値データとを演算して前記位相偏位座標軸の一致のための位相偏位座標軸同期信号を生成するデジタルVCOとを有する位相軸同期手段を有する、

ことを特徴とする請求項5に記載の復調装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明の復調装置は、位相偏位復調装置に関し、特に、4位相偏位変調された送信データを復調してIチャネルデータとQチャネルデータとを生成する復調装置に関する。

## 【0002】

【従来の技術】 送信側の送信装置により4位相偏位変調されたデジタルデータは、送信側から受信側に到達する途中の過程において、幾度かの周波数変換を通常受けている。この周波数変換の方式の種類によっては受信側で復調されたデジタルデータ（所謂、再生データ）が送信元でのデジタルデータと一致しない現象（即ち、位相不確定）が発生する可能性がある。このような位相不確定は、送信側と受信側とで位相回転の位相軸が一致していないことに起因することが多い。

【0003】 例えば4位相偏位変調を例にとると、通常の位相回転の位相としては、図14に示すように、Iチャネルの変調及び復調に0度及び180度の2相が用いられ、Qチャネルの変調及び復調に90度及び270度の2相が用いられる。正常な復調が行われたときには、図14(a)、(b)に示すように、変調側と復調側との位相軸が一致しているため、例えば、送信側で変調した(Iチャネルデータ12a、Qチャネルデータ12b) = (1, 1)は、受信側で(Iチャネルデータ12a、Qチャネルデータ12b) = (1, 1)として正常に復調される。

【0004】 しかし、図14(c)に示すように、受信側でQチャネルの位相軸が逆転すると共に、この逆転したQチャネルの位相とIチャネルの位相とが入れ替わっ

た結果、受信側で(Qチャンネルデータ12bの反転データ、Iチャンネルデータ12a)=(1, 0)としてやはり誤った状態で復調される。

【0005】同時に、図14(d)に示すように、受信側でIチャンネル及びQチャンネルの位相軸が両方とも逆転した結果、受信側で(Iチャンネルデータ12aの反転データ、Qチャンネルデータ12bの反転データ)=(0, 0)としてやはり誤った状態で復調される。

【0006】同様に、図14(e)に示すように、受信側でIチャンネルとQチャンネルの位相軸が入れ替わってしまうと共に、Iチャンネルの位相が逆転してしまった結果、受信側で(Qチャンネルデータ12b, Iチャンネルデータ12aの反転データ)=(0, 1)としてやはり誤った状態で復調される。

【0007】送信側の送信装置により4位相偏位変調されたデジタルデータを受信側の復調装置において復調する技術においては、受信側で発生する位相不確定を除去する必要があるとともに、受信側で受信される以前にデジタルデータに対して実行された種々の周波数変換に伴って変更された相順を送信側と一致させる必要がある。位相不確定を除去する技術としては差動符号方式及び差動復号方式等を用いることができるが、信号の劣化(具体的には、エラーレートの劣化)が発生するため、図12に示すように、4位相偏位変調されるIチャンネル(Ichと略す)又はQチャンネル(Qchと略す)のデータ列を構成するデジタルデータ12a(12b)間に予め設定された同期符号41bと呼ばれる信号を挿入しておき、この同期符号41bの受信側での受信状態を検出してその検出状態に基づいて、送信側と受信側との相順を一致させていた。

【0008】図13はこのような従来の4位相偏位方式に用いられる復調装置の構成を示す機能ブロック図である。送信側で4位相偏位変調された送信データ41aは、アンテナ41で受信され、信号増幅装置42と周波数変換装置43で所定の信号レベルと周波数帯域を有する信号に変換された後、復調装置9に入力される。周波数変換装置43から出力されたデータは、4位相偏位直交同期復調器1において復調されて各々位相が $\pi/2$ (=90度)異なるIチャンネルデータ12aとQチャンネルデータ12bとなる。

【0009】ここでIチャンネルデータ12aとQチャンネルデータ12bにおいて、受信側が図14(c)～(e)に示すような位相状態を有する場合(即ち、位相不確定状態の場合)、図14(a)に示すような位相状態でデジタルデータ11を送信装置のIchとQchとから各々送信したとしても、受信側での正しいデジタルデータ(即ち、Ich/Qch=1/1、図14(b)参照)が再生されずに、誤ったデジタルデータが再生されてしまう。このような位相不確定を除去する手段として4位相状態発生器2と同期符号検出器4とが

設けられている。

【0010】4位相状態発生器2は、図15に示すように、4つの位相状態(即ち、(I, Q), ( $\angle$ Q, I), ( $\angle$ I,  $\angle$ Q), (Q,  $\angle$ I)、ただし $\angle$ は反転を意味する)に応じたIchデータとQchデータとをNOT素子で構成される論理回路を用いて各々予め生成するものである。

【0011】同期符号検出器4は送信側と受信側との相順を一致させるために同期符号41bに基づいて送信側と受信側との位相を一致させるための4位相制御信号14aを生成するものである。図15に示すようにセレクタ3は第1セレクタ15Aと第2セレクタ15Bとで構成され、各々、4位相制御信号14aに応じて、4つの位相状態((I, Q), ( $\angle$ Q, I), ( $\angle$ I,  $\angle$ Q), (Q,  $\angle$ I))の中から同期のとれる位相状態を選択し、Iチャンネルデータ12aとQチャンネルデータ12bからその位相状態に応じた再生データ(即ち、位相不確定除去処理後のIチャンネルデータ12aとQチャンネルデータ12b)15a, 15bを生成するものである。

【0012】具体的には、図16に示すように、位相状態として(I, Q)が選択された場合には、Iチャンネルデータ12aが再生データ15aに設定されQチャンネルデータ12bが再生データ15bに設定される。位相状態として( $\angle$ I,  $\angle$ Q)が選択された場合には、Qチャンネルデータ12bが再生データ15aに設定されIチャンネルデータ12aの反転データが再生データ15bに設定される。位相状態として( $\angle$ Q, I)が選択された場合には、Iチャンネルデータ12aの反転データが再生データ15aに設定されQチャンネルデータ12bの反転データが再生データ15bに設定される。位相状態として(Q,  $\angle$ I)が選択された場合には、Qチャンネルデータ12bの反転データが再生データ15aに設定されIチャンネルデータ12aが再生データ15bに設定される。このようなセレクタ3で生成された再生データ15a, 15bは復号装置44に入力されて誤り訂正処理等が行われて正しい情報として端末装置45等に出力される。

【0013】一方、図13に示した復調装置の一種として、4位相偏位直交同期復調器1に代えて、準同期復調型の復調装置も実用化されている(図17参照)。図17において、送信側で4位相偏位変調された送信データ41aは、アンテナ41で受信され、信号増幅装置42と周波数変換装置43で所定の信号レベルと周波数帯域を有する信号に変換された後、準同期復調型の復調装置9に入力される。周波数変換装置43から出力されたデータは、フィルター24を通し、固定発振器28の発振周波数fをその周波数とし且つ各々位相が $\pi/2$ (=90度)異なる2つのキャリアとミキサ25A, 25Bにおいて各々周波数混合され、フィルター27A, 27Bを通過して所定の周波数帯域を有する信号に変換され

5

て、各々位相が $\pi/2$  (=90度)異なるIチャネルデータ(図17中のI)とQチャネルデータ(図17中のQ)に復調される。更に、Iチャネルデータ(I)とQチャネルデータ(Q)は、位相回転手段23に輸入される。

【0014】位相回転手段23は、4位相偏位変調されたIチャネルデータ(I)とQチャネルデータ(Q)とを復調してIチャネルデータ(図17中のI')とQチャネルデータ(図17中のQ')とを生成する。しかし、このままでは固定発振器の発振周波数がキャリアの周波数として用いられるため、図18に示すように、送信側の位相偏位座標軸と受信側の位相偏位座標軸との間に一定の位相量 $\theta$ が発生し、その結果、送信側と同じIチャネルデータ(I)及びQチャネルデータ(Q)を受信側で再生データ15a、15bとして生成する。このように生成された再生データ15a、15bは復号装置44に輸入されて誤り訂正処理等が行われて正しい情報として端末装置45等に出力される。そこで準同期復調器では、デジタルVCO(Voltage-Controlled Oscillator:電圧制御発振器の略称)22を用いて、送信側と受信側との位相偏位座標軸を一致させる処理を実行している。具体的には、位相比較部211がIチャネルデータ(I')とQチャネルデータ(Q')との差PD(=Q'-I')を算出し、ループフィルタ部212が差信号PDの所定の周波数帯域を取り出して出力し、この出力がデジタルVCO22に輸入される。デジタルVCO22が実行する位相偏位座標軸を一致させる処理においては、積算部222がループフィルタ部212からの入力信号を所定のサンプリングタイムT毎に積算して積算データを作成し、ROM部223が積算データに対応したアドレスに記憶されている位相角を出力する。デジタルVCO22はこの位相角を反映した位相偏位座標軸同期信号21を生成する。位相回転手段23は、位相偏位座標軸同期信号21を受けて、受信側の位相偏位座標軸(図18中の実線で示す直交座標軸)を図18に示す位相量 $\theta$ に応じて送信側の位相偏位座標軸(図18中の破線で示す直交座標軸)と一致させる。即ち、位相偏位座標軸を一致させる処理とは、図18中で、受信側の位相偏位座標軸(実線)を矢印の方向へ位相量 $\theta$ だけ回転させて送信側の位相偏位座標軸(破線)と重ね合わせる処理を実行し、 $I' = (I + Q \cdot \tan \theta) \cdot \sin \theta = I \cdot \cos \theta + Q \cdot \sin \theta$ 、 $Q' = (Q - I \cdot \tan \theta) \cdot \cos \theta = -I \cdot \sin \theta + Q \cdot \cos \theta$ の変換を実行する座標変換処理である。なお、位相量 $\theta$ は、固定発振器28と送信側のキャリアとの発振周波数差を $\Delta f$ 、デジタルVCO22におけるサンプリングタイムをTとすると、位相量 $\theta = \Delta \omega \cdot T$ (ただし、 $\Delta \omega = 2\pi \cdot \Delta f$ )で与えられる。

【0015】

6

【発明が解決しようとする課題】しかしながら、受信側に到達するまでに送信データは位相偏位座標軸の回転を伴う周波数変換処理を何度か受けており、またこの位相偏位座標軸の回転の方式も周波数変換処理毎に区々であるため、前述のような従来の復調装置9における同期処理では、このような全ての周波数変換方式に対応して、位相偏位座標軸を一致させることが難しいという技術的課題があった。

【0016】このような技術的課題を解決する目的で、復調装置9に前段までのアナログ処理部分において、ユーザが、Iチャネルデータのみを反転させる処理(具体的には、反転増幅する)を付加したり、又はIチャネルデータとQチャネルデータとを入れ替える処理が行われてはいるものの、個々の事例毎にこのような処理手段を付加することは、装置コストや信頼性の面から現実的ではないという技術的課題があった。

【0017】またこのような技術的課題を解決する目的で、復調装置9の内部の回路を変更することも可能であるものの、近年の復調装置は復調装置内部のカスタムIC化、モジュール化が進み、また受信以前に受けている周波数変換は多種多様であるため、そのような周波数変換の種類毎に、カスタムIC化された復調装置内部を個々の事例毎に変更することは現実的に難しいという技術的課題があった。

【0018】第1の発明は、このような従来の技術的課題を解決することを目的としており、外部から与える切替制御信号に応じてIチャネルデータのみをデジタル演算により反転させる切替手段又はIチャネルデータとQチャネルデータとをデジタル演算により入れ替えるデータ入れ替え手段を復調装置内に予め設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置を実現することを課題としている。

【0019】また第2の発明は、準同期復調手段において、同期Iチャネルデータと同期Qチャネルデータとの位相差データと位相初期値データとを演算して位相偏位座標軸同期信号を高速で位相軸の一致を行う位相軸同期手段を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期復調型の復調装置を実現することを課題としている。

【0020】

【課題を解決するための手段】請求項1に記載の発明は、4位相偏位変調された送信データ41aを復調してIチャネルデータ12aとQチャネルデータ12bとを生成する復調装置において、スイッチ等を用いて外部か

ら与えられる切替制御信号12cに応じて、前記Iチャネルデータ12aの位相を反転させたIチャネル位相反転データ12aを生成するとともに、当該Iチャネルデータ12aを当該Iチャネル位相反転データ12dに入れ替えるための切替手段16を有することを特徴とする復調装置10である。

【0021】このような切替手段16を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置10を実現することができる。

【0022】請求項2に記載の発明は、請求項1に記載の復調装置10において、前記Iチャネルデータ12a又は前記Qチャネルデータ12bに応じて4つの位相状態を発生するための4位相状態発生手段13を有し、前記切替手段16は、前記Iチャネルデータ12aに代えて、前記Iチャネル位相反転データ12dを前記切替制御信号12cに応じて出力させる制御を前記4位相状態発生手段13に対して実行するように構成されている、ことを特徴とする復調装置10である。

【0023】このような切替手段16を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置10を実現することができる。

【0024】請求項3に記載の発明は、位相偏位変調されたデータを復調して所定のチャネルデータを生成する復調装置10において、切替制御信号12cに応じて、Qチャネルデータ12bを新Iチャネルデータ171aとして出力するとともに、Iチャネルデータ12aを新Qチャネルデータ171bとして出力して、当該Iチャネルデータ12aと当該Qチャネルデータ12bとを入れ替えを実行するデータ入れ替え手段17を有する、ことを特徴とする復調装置10である。

【0025】このようなデータ入れ替え手段17を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置10を実現することができる。

【0026】請求項4に記載の発明は、請求項3に記載の復調装置10において、チャネルデータ入れ替え手段17は、前記切替制御信号12cに応じて、前記Qチャネルデータ12bを前記新Iチャネルデータ171aとして出力する第1セクタ171Aと、前記切替制御信号12cに応じて、前記Iチャネルデータ12aを前記新Qチャネルデータ171bとして出力する第2セクタ171Bとを有する、ことを特徴とする復調装置10

である。

【0027】このような第1セクタ171Aと第2セクタ171Bとを有するデータ入れ替え手段17を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置10、30を実現することができる。

【0028】請求項5に記載の発明は、内部に設けられた固定発振器28の発振周波数をキャリアの周波数として用いて4位相偏位変調されたIチャネルデータ12aとQチャネルデータ12bとを復調するとともに、当該Iチャネルデータ12aと当該Qチャネルデータ12bとにおいて同期符号41bを検出して送信側と位相偏位座標軸が一致した同期Iチャネルデータ20a及び同期Qチャネルデータ20bを生成する復調装置において、前記同期Iチャネルデータ20a及び前記同期Qチャネルデータ20bにおいて同期符号41bの位相量に応じた位相初期値データ29aを用いて前記位相偏位座標軸を一致させる処理を実行する準同期復調手段20を有する、ことを特徴とする復調装置30である。

【0029】このような準同期復調手段20を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期復調型の復調装置30を実現することができる。

【0030】請求項6に記載の発明は、請求項5に記載の復調装置30において、前記同期Iチャネルデータ20a及び前記同期Qチャネルデータ20bにおいて同期符号41bが検出された位相に基づく4位相制御信号14aを生成する同期符号検出手段14を有し、前記準同期復調手段20は、前記4位相制御信号14aに応じた前記位相初期値データ29aを生成する初期値設定部29と、前記同期Iチャネルデータ20aと前記同期Qチャネルデータ20bとの位相差データと当該位相初期値データ29aとを演算して前記位相偏位座標軸の一致のための位相偏位座標軸同期信号21aを生成するデジタルVCO22とを有する位相軸同期手段201を有する、ことを特徴とする復調装置30である。

【0031】このような位相軸同期手段201を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期復調型の復調装置30を実現することができる。

【0032】請求項7に記載の発明は、請求項5に記載の復調装置30において、前記同期Iチャネルデータ20a及び前記同期Qチャネルデータ20bにおいて同期符号41bが検出された位相に基づく4位相制御信号1

4 aを生成する同期符号検出手段14を有し、前記準同期復調手段20は、前記4位相制御信号14aを用いた所定の論理演算の結果に応じて前記位相初期値データ29aを生成する論理処理部225と、前記同期Iチャネルデータ20aと前記同期Qチャネルデータ20bとの位相差データと当該位相初期値データ29aとを演算して前記位相偏位座標軸の一致のための位相偏位座標軸同期信号21aを生成するデジタルVCO22とを有する位相軸同期手段201を有する、ことを特徴とする復調装置30である。

【0033】このようなデジタルVCO22とを有する位相軸同期手段201を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期復調型の復調装置30を実現することができる。

【0034】

【発明の実施の形態】以下、図面に基づき本発明の各種実施形態を説明する。図1は第1発明の第1の実施形態の復調装置10を示す機能ブロック図である。図2は図1の復調装置10、30に用いられる4位相状態発生手段13及びセレクト手段の実施形態を示す機能ブロック図である。

【0035】図1に示すように、送信側で4位相偏位変調された送信データ41aは、アンテナ41で受信され、信号増幅装置42と周波数変換装置43で所定の信号レベルと周波数帯域を有する信号に変換された後、復調装置10に入力される。周波数変換装置43から出力されたデータは、4位相偏位直交同期復調手段12の直交同期検波部14において復調され、A/D変換部123A、123Bでデジタルデータに変換されて各々位相が $\pi/2$ （=90度）異なるIチャネルデータ12aとQチャネルデータ12bとなる。A/D変換部123A、123Bは、A/Dコンバータ（Analog to Digital Converter）を中心として構成された回路によって実現されている。Iチャネルデータ12aとQチャネルデータ12bは、4位相状態発生手段13とキャリア再生部121とに与えられる。本実施形態では、Iチャネルデータ12aの最上位ビット（図1中のMSB）とQチャネルデータ12bの最上位ビット（図1中のMSB）とを各々4位相状態発生手段13とキャリア再生部121とに与えている。キャリア再生部121は、与えられたIチャネルデータ12aとQチャネルデータ12bから、送信側と同じ周波数を有するキャリア121aを生成してこのキャリア121aを直交同期検波部14に与える。直交同期検波部14は与えられたキャリア121aを用いて前述の復調動作を実行する。

【0036】前述したように、Iチャネルデータ12a

とQチャネルデータ12bにおいて、受信側が図14(c)～(e)に示すような位相状態を有する場合（即ち、位相不確定状態の場合）、図14(a)に示すような位相状態でデジタルデータ11を送信装置のIchとQchとから各々送信したとしても、受信側での正しいデジタルデータ（即ち、 $Ich/Qch=1/1$ 、図14(b)参照）が再生されずに、誤ったデジタルデータが再生されてしまう。このような位相不確定を除去する手段として4位相状態発生手段13と同期符号検出手段14とが設けられている。4位相状態発生手段13は、図2に示すように、Iチャネルデータ12aとQチャネルデータ12bとを用いて、4つの位相状態（即ち、(I, Q), ( $/Q$ , I), ( $/I$ ,  $/Q$ ), (Q,  $/I$ )、ただし $/$ は反転を意味する）に応じたIチャネルデータ12aとQチャネルデータ12bを、NOT素子132A, 132B, 132C, 132Dで構成される論理回路を用いて各々予め生成するものである。同期符号検出手段14は、送信側と受信側との相順を一致させるために同期符号41bに基づいて送信側と受信側との位相を一致させるための4位相制御信号14aを生成するものである。図2に示すようにセレクト手段15は第1セレクト15Aと第2セレクト15Bとで構成され、各々、4位相制御信号14aに応じて、4つの位相状態((I, Q), ( $/Q$ , I), ( $/I$ ,  $/Q$ ), (Q,  $/I$ ))の中から一致のとれる位相状態を選択し、Iチャネルデータ12aとQチャネルデータ12bからその位相状態に応じた再生データ（即ち、位相不確定除去処理後のIチャネルデータ12aとQチャネルデータ12b）(I, Q)15a, 15bを生成するものである。具体的には、既に図16に示すように、位相状態として(I, Q)が選択された場合には、セレクト手段15において、Iチャネルデータ12aが再生データ15aに設定されQチャネルデータ12bが再生データ15bに設定される。同様に、位相状態として( $/I$ ,  $/Q$ )が選択された場合には、Qチャネルデータ12bが再生データ15aに設定されIチャネルデータ12aの反転データが再生データ15bに設定される。同様に、位相状態として(Q,  $/I$ )が選択された場合には、Iチャネルデータ12bの反転データが再生データ15bに設定されQチャネルデータ12bの反転データが再生データ15bに設定される。同様に、位相状態として(Q,  $/I$ )が選択された場合には、Qチャネルデータ12bの反転データが再生データ15aに設定されIチャネルデータ12aが再生データ15bに設定される。このようなセレクト手段15で生成された再生データ15a, 15bは復号装置44に入力されて誤り訂正処理等が行われて正しい情報として端末装置45等に出力される。

【0037】上述したような構成の本復調装置10は、更に、4位相偏位変調された送信データ41aを復調し

てIチャンネルデータ12aとQチャンネルデータ12bとを生成するものであって、図2に示すように、切替手段16を有する。切替手段16は、切替制御信号12cに応じて、Iチャンネルデータ12aの位相を反転させたIチャンネル位相反転データ12dを生成するために、論理回路EXNORを用いている。論理回路EXNOR16は、復調装置10の工事作業者やユーザ等が外部から切り替えスイッチ等を用いて与える切替制御信号12cに応じて、Iチャンネルデータ12aをIチャンネル位相反転データ12dに変換してこれを第1セクタ15A及び第2セクタ15Bに与えることにより、Iチャンネルデータ12aをIチャンネル位相反転データ12dに入れ替えることができる。生成されたIチャンネル位相反転データ12dは同期符号検出手段14に与えられる。同期符号検出手段14は、送信側と受信側との相順を一致させるために、Qチャンネルデータ12bと論理回路ECNOR16から与えられたIチャンネル位相反転データ12dとに各々設定されている前述の同期符号41b(図12参照)に基づいて送信側と受信側との位相を一致させるための4位相制御信号14aを生成する。

【0038】第1実施形態に示したような切替手段16を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタムIC化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性の復調装置10を実現することができる。

【0039】次に、第1発明の第2実施形態を説明する。図3は第1発明の第2の実施形態の復調装置10を示す機能ブロック図である。図4は図3の復調装置10、30におけるキャリア再生の原理を説明した位相図である。なお、第1発明の第1実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0040】本実施形態の切替手段16は、Iチャンネルデータ12a又はQチャンネルデータ12bに応じて4つの位相状態を発生するための4位相状態発生手段13において生成されるIチャンネルデータ12aに代えて、Iチャンネル位相反転データ12dを切替制御信号12cに応じて出力させる制御を4位相状態発生手段13に対して実行するように構成されている。

【0041】具体的な切替手段16は、論理素子NOT162とセクタ部161とから構成されている。A/D変換部123AからのIチャンネルデータ12aとこのIチャンネルデータ12aを論理素子NOT162で反転させたデータとがセクタ部161に入力されると、セクタ部161は、切替制御信号12cに応じて、Iチャンネルデータ12a、又はその反転させたデータのいずれかのデータを選択して、その選択したデータをIチャンネル位相反転データ12dとして出力する。Qチャンネルデータ12b及びIチャンネル位相反転データ12dは4

位相状態発生手段13とキャリア再生部121と同期符号検出手段14とに与えられる。本実施形態では、Qチャンネルデータ12bの最上位ビット(図3中MSB)及びIチャンネル位相反転データ12dの最上位ビット(MSB)とを、Qチャンネルデータ12b及びIチャンネル位相反転データ12dは4位相状態発生手段13とキャリア再生部121と同期符号検出手段14とに与えている。

【0042】4位相状態発生手段13は、与えられたQチャンネルデータ12bの最上位ビット(MSB)及びIチャンネル位相反転データ12dの最上位ビット(MSB)とから、4つの位相状態(即ち、(I, Q), (／Q, I), (／I, ／Q), (Q, ／I))を生成する。

【0043】キャリア再生部121は、与えられたQチャンネルデータ12bの最上位ビット(MSB)及びIチャンネル位相反転データ12dの最上位ビット(MSB)とから、送信側と同じ周波数を有するキャリア121aを生成してこのキャリア121aを直交同期検波部14に与える。キャリア再生部121におけるキャリア再生は、図4に位相平面において、与えられたQチャンネルデータ12bの最上位ビット(MSB)及びIチャンネル位相反転データ12dの最上位ビット(MSB)の組に対して、Iチャンネルの位相軸とQチャンネルの位相軸とが均等な位置にくるように、キャリアの位相を決定することにより実行される。具体的には、与えられたQチャンネルデータ12bの最上位ビット(MSB) > Iチャンネル位相反転データ12dの最上位ビット(MSB)の場合には、位相平面上の(I)の領域に位置すること、即ち、Iチャンネルの位相軸とQチャンネルの位相軸とが左回りに位相がずれていることが解るので、そのズレに対応する位相量を補正したキャリア121aを生成する。同様に、与えられたQチャンネルデータ12bの最上位ビット(MSB) < Iチャンネル位相反転データ12dの最上位ビット(MSB)の場合には、位相平面上の(II)の領域に位置すること、即ち、Iチャンネルの位相軸とQチャンネルの位相軸とが右回りに位相がずれていることが解るので、そのズレに対応する位相量を補正したキャリア121aを生成する。

【0044】直交同期検波部14は、与えられたキャリア121aを用いて前述の復調動作を実行する。直交同期検波部122には与えられたキャリア121aを用いて前述の復調動作を実行する。同期符号検出手段14は、与えられたQチャンネルデータ12bの最上位ビット(MSB)及びIチャンネル位相反転データ12dの最上位ビット(MSB)とに送信側で予め設けられている同期符号41b(図12参照)に基づいて、送信側と受信側との位相を一致させるための4位相制御信号14aを生成する。

【0045】セクタ手段15は、同期符号検出手段1

4 からの 4 位相制御信号 14 a を受けて、4 つの位相状態 ( (I, Q), ( /Q, I), ( /I, /Q), (Q, /I) ) の中から同期のとれる位相状態を選択し、I チャネルデータ 12 a と Q チャネルデータ 12 b からその位相状態に応じた再生データ (位相不確定除去処理後の I チャネルデータ 12 a と Q チャネルデータ 12 b) (I, Q) 15 a, 15 b を生成して出力する。これにより、送信側と受信側との相順の一致処理を実行することができる。

【0046】第 2 実施形態に示したような切替手段 16 を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタム IC 化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置 10 を実現することができる。

【0047】次に、第 1 発明の第 3 実施形態を説明する。図 5 は第 1 発明の第 3 の実施形態の復調装置 10 を示す機能ブロック図である。なお、第 1 発明の第 1 実施形態または第 2 実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0048】データ入れ替え手段 17 は、I チャネルデータ 12 a と Q チャネルデータ 12 b との入れ替えを実行するものであって、第 1 セレクタ 171 A と第 2 セレクタ 171 B とを有する。第 1 セレクタ 171 A は、外部から与えられる切替制御信号 12 c に応じて、A/D 変換器 123 A から与える I チャネルデータ 12 a を新 Q チャネルデータ 171 b として出力する。同様に、第 2 セレクタ 171 B は、外部から与えられる切替制御信号 12 c に応じて、A/D 変換器 123 B から与える Q

チャネルデータ 12 b を新 I チャネルデータ 171 a として出力する。新 I チャネルデータ 171 a の最上位ビット (MSB) 及び新 Q チャネルデータ 171 b の最上位ビット (MSB) は、4 位相状態発生手段 13 とキャリア再生手段 121 と同期符号検出手段 14 とに与える。

【0049】第 3 実施形態に示したような第 1 セレクタ 171 A と第 2 セレクタ 171 B とを有するデータ入れ替え手段 17 を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタム IC 化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置 10, 30 を実現することができる。以上説明したように第 1 発明の各実施形態によれば、外部から与える切替制御信号 12 c に応じて I チャネルデータのみをデジタル演算により反転させる切替手段 16 又は I チャネルデータと Q チャネルデータとをデジタル演算により入れ替えるデータ入れ替え手段 17 を復調装置 10, 30 内に予め設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述した

ようなアナログ処理手段を付加する必要が無くまたカスタム IC 化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置 10, 30 を実現することができる。

【0050】次に、第 2 発明の第 1 実施形態を説明する。図 6 は第 2 発明の第 1 の実施形態の準同期型の復調装置 30 を示す機能ブロック図である。図 7 は図 6 に用いられる同期符号検出手段 14 における位相回転量と出力コードとの関係を示す図である。図 8 は図 6 のデジタル VCO 22 に用いられる ROM 部における位相情報と内部アドレスとの関係を説明したチャートである。図 9 は図 6 の位相軸同期手段 201 に用いられる初期値設定部 29 における出力と内部アドレスとの関係を説明したテーブルである。なお、第 1 発明の各種実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0051】図 1 に示した復調装置 30 の一種として、4 位相偏位直交同期復調部 12 に代えて、局部発振器を用いて復調を行う準同期復調型の復調装置 30 も実用化されている (図 6 参照)。図 6 において、送信側で 4 位相偏位変調された送信データ 41 a は、アンテナ 41 で受信され、信号増幅装置 42 と周波数変換装置 43 で所定の信号レベルと周波数帯域を有する信号に変換された後、準同期復調型の復調装置 30 に入力される。周波数変換装置 43 から出力されたデータは、フィルター 24 を通し、前述の局部発振器である固定発振器 28 の発振周波数  $f$  をその周波数とし且つ各々位相が  $\pi/2$  ( $=90$  度) 異なる 2 つのキャリアとミキサ 25 A, 25 B において各々周波数混合され、フィルター 27 A, 27 B を通過して所定の周波数帯域を有する信号に変換されて、各々位相が  $\pi/2$  ( $=90$  度) 異なる I チャネルデータ (図 6 中の I) と Q チャネルデータ (図 6 中の Q) に復調される。更に、I チャネルデータ (I) と Q チャネルデータ (Q) は、位相回転手段 23 に入力される。

【0052】位相回転手段 23 は、4 位相偏位変調された I チャネルデータ (I) と Q チャネルデータ (Q) とを復調して I チャネルデータ (図 6 中の I') と Q チャネルデータ (図 6 中の Q') とを生成する。しかし、このままでは固定発振器 28 の発振周波数がキャリアの周波数として用いられるため、図 18 に既に説明したように、送信側の位相偏位座標軸と受信側の位相偏位座標軸との間に一定の位相量  $\theta$  が発生し、その結果、送信側と同じ I チャネルデータ (I) 及び Q チャネルデータ

(Q) を受信側で再生データ 15 a, 15 b として生成する。このように生成された再生データ 15 a, 15 b は復号装置 44 に入力されて誤り訂正処理等が行われて正しい情報として端末装置 45 等に出力される。そこで本準同期復調器では、デジタル VCO 22 を用いて、送信側と受信側との位相偏位座標軸を一致させる処理を実行している。

【0053】このような構成を有する本復調装置30は、更に、内部に設けられた固定発振器28の発振周波数をキャリアの周波数として用いて4位相偏位変調されたIチャネルデータ12aとQチャネルデータ12bとを復調するとともに、Iチャネルデータ12aとQチャネルデータ12bとにおいて同期符号41bを検出して送信側と位相偏位座標軸が一致した同期Iチャネルデータ20a及び同期Qチャネルデータ20bを生成するために、同期符号検出手段14と準同期復調手段20とを有する。

【0054】同期符号検出手段14は、前述したように、同期Iチャネルデータ20a及び同期Qチャネルデータ20bにおいて同期符号41bが検出された位相に基づく4位相制御信号14aを生成する。4位相制御信号14aの最上位ビット(MSB)及び最下位ビット(LSB)を初期値設定部29に与えている。

【0055】前述の準同期復調手段20は、同期Iチャネルデータ20a及び同期Qチャネルデータ20bにおいて同期符号41bの位相量に応じた位相初期値データ29aを用いて位相偏位座標軸を一致させるための位相軸同期手段201を有する。位相軸同期手段201は、初期値設定部29とデジタルVCO22とを有する。

【0056】初期値設定部29は、4位相制御信号14aの最上位ビット(MSB)及び最下位ビット(LSB)の2ビットに応じた位相初期値データ29aを生成し、位相初期値データ29aをデジタルVCO22の加算部221に与えるものであって、具体的には、ROM(リードオンリーメモリの略称)によって実現されている。初期値設定部(ROM)29内に予め記憶されているROM出力と内部アドレスとの関係を図9のテーブルに示す。具体的には、ROM内部アドレス\$00に10ビット構成のROM出力値000(HEX:16進数)、\$02に0FF(HEX)、\$04に1FF(HEX)、また\$06に2FF(HEX)(又は300(HEX))が各々対応して記憶されている。

【0057】例えば、同期符号検出手段14から初期値設定部29に4位相制御信号14a(具体的には、MSBとLSBの2ビット)として(0,0)が入力されると共に $\sin\theta/\cos\theta$ 読み出し信号223aが外部より入力されると、ROM内部アドレス\$00が対応して10ビット構成のROM出力値000(HEX)が位相初期値データ29aとしてデジタルVCO22の加算部221に与えられる。この4位相制御信号14aとして(0,1)が入力されるとROM内部アドレス\$02が対応してROM出力値0FF(HEX)が位相初期値データ29aとしてデジタルVCO22の加算部221に与えられる。(1,1)が入力されるとROM出力値1FF(HEX)が位相初期値データ29aとしてデジタルVCO22の加算部221に与えられる。

(1,0)が入力されると2FF(HEX)(又は300

0(HEX))が位相初期値データ29aとしてデジタルVCO22の加算部221に与えられる。なお、位相初期値データ29aは10ビット構成であるので、位相初期値データ29aの最大値という意味合いで、2FF(HEX)に代えて、300(HEX)を用いても良い。

【0058】図6に示すデジタルVCO22は、同期Iチャネルデータ20aと同期Qチャネルデータ20bとの位相差データと位相初期値データ29aとを演算して位相偏位座標軸の一致のための位相偏位座標軸同期信号21aを生成するものである。

【0059】デジタルVCO22においては、位相比較部211がIチャネルデータ(I')とQチャネルデータ(Q')との差PD(=Q'-I')を算出し、ループフィルタ部212が差信号PDの所定の周波数帯域を取り出して出力し、この出力212a(具体的には、10ビット構成)がデジタルVCO22の加算部221に与えられる。

【0060】加算部221は、初期値設定部29から与えられた10ビットの位相初期値データ29aとループフィルタ部212から与えられた出力212aとを加算して、その加算結果(10ビット構成)221aを積算部222に与える。デジタルVCO22が実行する位相偏位座標軸を一致させる処理においては、積算部222が加算部221からの加算結果221aを所定のサンプリングタイムT毎に積算して積算データを作成し、ROM部223が積算データに対応したアドレスに記憶されている位相角 $\theta$ に関する情報を出力する。具体的には、 $\sin\theta/\cos\theta$ 読み出し信号223aが論理値1の場合、位相角 $\theta$ に関する $\cos\theta$ 用の位相偏位座標軸の一致のための位相偏位座標軸同期信号21aが生成され、論理値0の場合、位相角 $\theta$ に関する $\sin\theta$ 用の位相偏位座標軸の一致のための位相偏位座標軸同期信号21aが生成される。

【0061】本実施形態では、積算データに対応したアドレスと位相角 $\theta$ との関係を図8に示すような線形関係に設定している。また、図7に示すように、積算データ(10ビット構成)とした位相回転量0、 $\pi/2$ 、 $\pi$ 、 $3\pi/2$ [deg]を各々用い、その各々に対応したアドレスに予め記憶されている位相偏位座標軸同期信号21aとして、(0,0)、(0,1)、(1,1)、(1,0)を用いている。デジタルVCO22はこの位相回転量0、 $\pi/2$ 、 $\pi$ 、 $3\pi/2$ [deg]を反映した位相偏位座標軸同期信号21aを生成するように設定されている。

【0062】位相回転手段23は、位相偏位座標軸同期信号21a(10ビット構成)を受けて、受信側の位相偏位座標軸(図18中の実線で示す直交座標軸)を図18に既に説明したように、位相量 $\theta$ に応じて送信側の位相偏位座標軸(図18中の破線で示す直交座標軸)と一

致させる。即ち、位相偏位座標軸を一致させる処理とは、図 18 中で、受信側の位相偏位座標軸（実線）を矢印の方向へ位相量  $\theta$  だけ回転させて送信側の位相偏位座標軸（破線）と重ね合わせる処理を実行し、 $I' = (I + Q \cdot \tan \theta) \cdot \sin \theta = I \cdot \cos \theta + Q \cdot \sin \theta$ 、 $Q' = (Q - I \cdot \tan \theta) \cdot \cos \theta = -I \cdot \sin \theta + Q \cdot \cos \theta$  の変換を実行する座標変換処理である。なお、位相量  $\theta$  は、固定発振器 28 と送信側のキャリアとの発振周波数差を  $\Delta f$ 、デジタル VCO 22 におけるサンプリングタイムを  $T$  とすると、位相量  $\theta = \Delta \omega \cdot T$ （ただし、 $\Delta \omega = 2\pi \cdot \Delta f$ ）で与えられる。

【0063】第 1 実施形態に示したような位相軸同期手段 201 を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタム IC 化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期復調型の復調装置 30 を実現することができる。

【0064】次に、第 2 発明の第 2 実施形態を説明する。図 10 は第 2 発明の第 2 の実施形態の準同期型の復調装置 30 に用いられる位相不確定除去手段 21 を示す機能ブロック図である。図 11 は図 10 の位相不確定除去手段 21 に用いられる加算部における加算部入力コードと同期符号検出手段 14 の出力との関係を説明したテーブルである。なお、第 1 発明の各種実施形態又は第 2 発明の第 1 実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0065】本準同期型の復調装置 30 は、図 10 に示すように、同期符号検出手段 14 と位相軸同期手段 201 と位相回転手段 23 とを主要構成として有する。同期符号検出手段 14 は、同期 I チャネルデータ 20a 及び同期 Q チャネルデータ 20b において同期符号 41b が検出された位相に基づく 4 位相制御信号 14a（具体的には、最上位ビット（MSB）と最下位ビット（LSB）との 2 ビット構成）を生成する。

【0066】準同期復調手段 20 に設けられた位相軸同期手段 201 は、位相初期値データ 29a を生成する論理処理部 225 と、位相偏位座標軸の一致のための位相偏位座標軸同期信号 21a を生成するデジタル VCO 22 と前述の位相比較部 211 と前述のループフィルター 212 とを有する。

【0067】位相比較部 211 とループフィルター 212 とにおいては、前述したように、I チャネルデータ（ $I'$ ）と Q チャネルデータ（ $Q'$ ）との差信号 PD 中の所定の周波数帯域のデータが 10 ビット構成のフィルター出力 212a として出力される。

【0068】論理処理部 225 においては、2 ビット構成の 4 位相制御信号 14a の最下位ビット（LSB）が

論理素子 NOT 225B で反転され、この反転信号と 4 位相制御信号 14a の最上位ビット（MSB）とが論理素子 AND で構成された AND 回路 225A で論理積演算（即ち、所定の論理演算）され、その論理積演算の結果を 1 ビット構成の位相初期値データ 29a として加算部 221 へ出力される。例えば、図 11 に示すように、A10（最上位ビット：MSB）～A1（最下位ビット：LSB）の 10 ビットで構成されるデータ A において、2 ビット構成の 4 位相制御信号 14a の最上位ビット（MSB）と最下位ビット（LSB）との組み合わせが（0, 0）の場合、A10（即ち、位相初期値データ 29a）＝論理値 0、A9（即ち、最下位ビット（LSB））＝論理値 0、A8～A1（即ち、最下位ビット（LSB））＝論理値 0 となる。同様に、（0, 1）の場合、A10＝論理値 0、A9＝論理値 0、A8～A1＝論理値 1 となる。同様に、（1, 1）の場合、A10＝論理値 0、A9＝論理値 1、A8～A1＝論理値 1 となる。同様に、（1, 0）の場合、A10＝論理値 1、A9＝論理値 1、A8～A1＝論理値 0 となる。

【0069】デジタル VCO 22 は、同期 I チャネルデータ 20a と同期 Q チャネルデータ 20b との位相差データと位相初期値データ 29a とを演算して位相偏位座標軸の一致のための位相偏位座標軸同期信号 21a を生成するものであって、加算部 221 と積算部と ROM 部 223 とを有する。

【0070】本実施形態の加算部 221 は、前述のループフィルター 211 の出力値 212a（10 ビット構成）と前述の 10 ビットで構成されるデータ A とを加算して、10 ビット構成の加算出力 221a を生成する。例えば、フィルター出力 212a＝論理値 0 とすると、2 ビット構成の 4 位相制御信号 14a の最上位ビット（MSB）と最下位ビット（LSB）との組み合わせが（0, 0）の場合、10 ビット構成の加算出力 221a＝論理値 0000000000＝000（HEX）となる。同様に、（0, 1）の場合、10 ビット構成の加算出力 221a＝論理値 0011111111＝論理値 0FF（HEX）となる。同様に、（1, 1）の場合、10 ビット構成の加算出力 221a＝論理値 0111111111＝論理値 1FF（HEX）となる。同様に、（1, 0）の場合、10 ビット構成の加算出力 221a＝論理値 1111111111＝論理値 3FF（HEX）となる。このような加算部 221 を設けることにより、第 2 実施形態に用いたような初期値設定部 29 を省略することができ、ハードウェアの規模を小さくすることができる。

【0071】デジタル VCO 22 が実行する位相偏位座標軸を一致させる処理においては、積算部 222 が 10 ビット構成の加算出力 221a を所定のサンプリングタイム  $T$  毎に積算して積算データを作成し、ROM 部 223 が積算データに対応したアドレスに記憶されている位相角  $\theta$  に関する情報を出力する。具体的には、 $\sin$

$\theta / \cos \theta$  読み出し信号 2 2 3 a が論理値 1 の場合、位相角  $\theta$  に関する  $\cos \theta$  用の位相偏位座標軸の一致のための位相偏位座標軸同期信号 2 1 a が生成され、論理値 0 の場合、位相角  $\theta$  に関する  $\sin \theta$  用の位相偏位座標軸の一致のための位相偏位座標軸同期信号 2 1 a が生成されて、位相回転手段 2 3 に与えられる。

【0 0 7 2】位相回転手段 2 3 は、位相偏位座標軸同期信号 2 1 a (1 0 ビット構成) を受けて、受信側の位相偏位座標軸 (図 1 8 中の実線で示す直交座標軸) を図 1 8 に既に説明したように、位相量  $\theta$  に応じて送信側の位相偏位座標軸 (図 1 8 中の破線で示す直交座標軸) と一致させる処理を実行する。

【0 0 7 3】第 2 実施形態に示したようなデジタル V C O 2 2 とを有する位相軸同期手段 2 0 1 を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタム I C 化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期復調型の復調装置 3 0 を実現することができる。

【0 0 7 4】以上説明したように第 2 発明の各実施形態によれば、準同期復調手段 2 0 において、同期 I チャネルデータ 2 0 a と同期 Q チャネルデータ 2 0 b との位相差データと位相初期値データ 2 9 a とを演算して位相偏位座標軸同期信号 2 1 a を高速で位相軸を一致させる位相軸同期手段 2 0 1 を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタム I C 化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期復調型の復調装置 1 0, 3 0 を実現することができる。

【0 0 7 5】

【発明の効果】第 1 の発明によれば、外部から与える切替制御信号に応じて I チャネルデータのみをデジタル演算により反転させる切替手段又は I チャネルデータと Q チャネルデータとをデジタル演算により入れ替えるデータ入れ替え手段を復調装置内に予め設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタム I C 化にも容易に対応できる位相不確定除去の機能を有する低コスト且つ高信頼性な復調装置を実現することができる。

【0 0 7 6】第 2 の発明によれば、準同期復調手段において、同期 I チャネルデータ a と同期 Q チャネルデータとの位相差データと位相初期値データとを演算して位相偏位座標軸同期信号を高速で位相軸を一致させる位相軸同期手段を設けることにより、任意の周波数変換方式に対して、個々の事例毎に前述したようなアナログ処理手段を付加する必要が無くまたカスタム I C 化にも容易に対応できる位相軸を一致させる機能を有する低コスト且つ高信頼性な準同期型の復調装置を実現することができ

る。

【図面の簡単な説明】

【図 1】第 1 発明の第 1 の実施形態の復調装置を示す機能ブロック図である。

【図 2】図 1 の復調装置に用いられる 4 位相状態発生手段及びセクタ手段の実施形態を示す機能ブロック図である。

【図 3】第 1 発明の第 2 の実施形態の復調装置を示す機能ブロック図である。

10 【図 4】図 3 の復調装置におけるキャリア再生の原理を説明した位相図である。

【図 5】第 1 発明の第 3 の実施形態の復調装置を示す機能ブロック図である。

【図 6】第 2 発明の第 1 の実施形態の準同期型の復調装置を示す機能ブロック図である。

【図 7】図 6 に用いられる同期符号検出手段における位相回転量と出力コードとの関係を示す図である。

【図 8】図 6 のデジタル V C O に用いられる R O M 部における位相情報と内部アドレスとの関係を説明したチャートである。

20 【図 9】図 6 の位相軸同期手段に用いられる初期値設定部における出力と内部アドレスとの関係を説明したテーブルである。

【図 1 0】第 2 発明の第 2 の実施形態の準同期型の復調装置に用いられる位相不確定除去手段を示す機能ブロック図である。

【図 1 1】図 1 0 の位相不確定除去手段に用いられる加算部における加算部入力コードと同期符号検出手段の出力との関係を説明したテーブルである。

30 【図 1 2】I チャネル及び Q チャネルにおいて伝送されるデータ列内に含まれる同期信号を説明した図である。

【図 1 3】従来の 4 位相偏位復調装置の構成を示す機能ブロック図である。

【図 1 4】位相不確定状態を説明した図である。

【図 1 5】従来の復調装置に用いられる 4 位相状態発生器とセクタとの構成を示す機能ブロック図である。

【図 1 6】図 1 5 におけるセクタの位相不確定除去後の出力を説明したテーブルである。

40 【図 1 7】従来の準同期型の 4 位相偏位復調装置の構成を示す機能ブロック図である。

【図 1 8】図 1 8 の復調装置に設けられた位相回転手段の動作を説明した図である。

【符号の説明】

1 0, 3 0 復調装置

1 2 a I チャネルデータ

1 2 b Q チャネルデータ

1 2 c 切替制御信号

1 2 d I チャネル位相反転データ

1 3 4 位相状態発生手段

50 1 4 同期符号検出手段

21

22

- 14 a 4位相制御信号  
 16 切替手段  
 17 データ入れ替え手段  
 20 準同期復調手段  
 20 a 同期Iチャネルデータ  
 20 b 同期Qチャネルデータ  
 22 デジタルVCO  
 22 a 位相偏位座標軸同期信号  
 28 固定発振器  
 29 初期値設定部

10

- 29 a 位相初期値データ  
 41 a 4位相偏位変調された送信データ  
 41 b 同期符号  
 171 A 第1セクタ  
 171 B 第2セクタ  
 171 a 新Iチャネルデータ  
 171 b 新Qチャネルデータ  
 201 位相軸同期手段  
 225 論理処理部

【図1】

【図7】

# 第1発明の第1の実施形態の復調装置を示す機能ブロック図

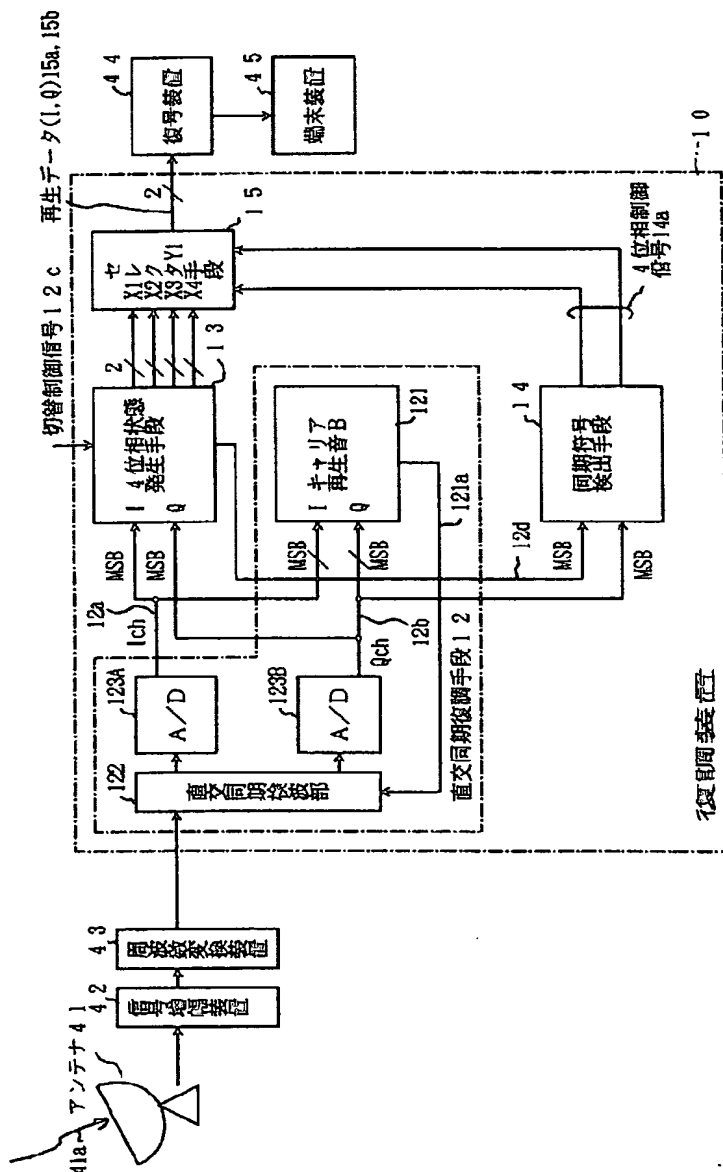
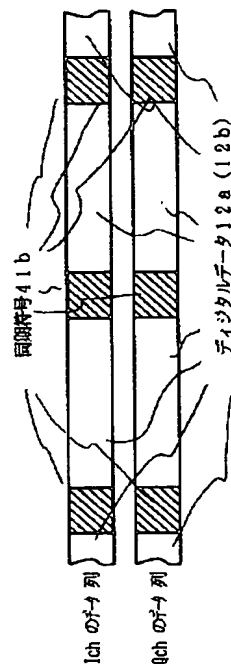


図6に用いられる同期符号検出手段における位相偏位と出力コードとの関係を示す図

位相偏位 [度]	出力コード
0	(0, 0)
$\pi/2 + \pi/2$	(0, 1)
$\pi + \pi$	(1, 1)
$3\pi/2$	(1, 0)

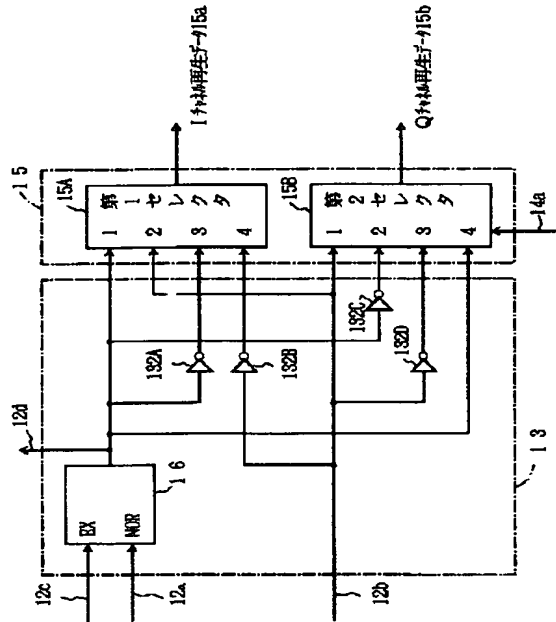
【図12】

Iチャネル及びQチャネルにおいて伝送されるデータ列内に含まれる同期信号を説明した図



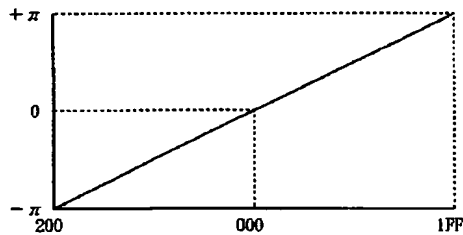
【図2】

図1の復調装置に用いられる4位相状態発生手段及びセクタ手段の実施形態を示す機能ブロック図



【図8】

図6のデジタルVCOに用いられるROM部における位相情報と内部アドレスとの関係を説明したチャート



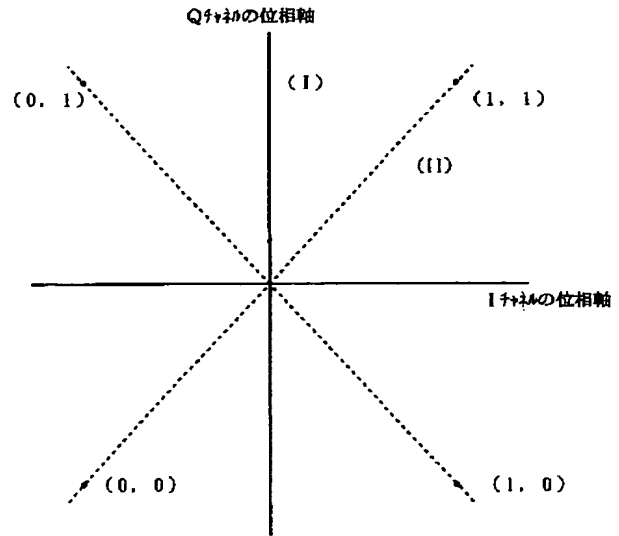
【図11】

図10の位相不確定除去手段に用いられる加算部における加算部入力コードと同期符号検出手段の出力との関係を説明したテーブル

同期符号検出手段 MSB	同期符号検出手段 LSB	加算部の入力 コード (HEX)
0	0	000
0	1	0FF
1	1	1FF
1	0	300

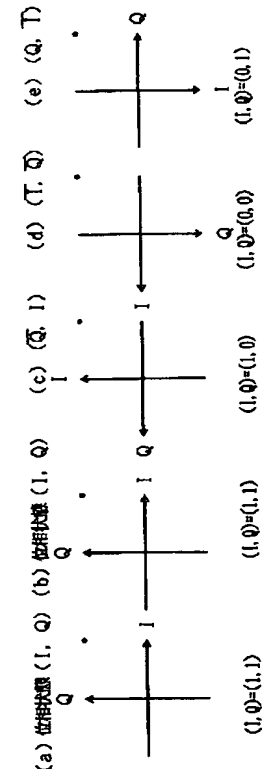
【図4】

図3の復調装置におけるキャリア再生 原理を説明した位相図



【図14】

位相不確定状態を説明した図



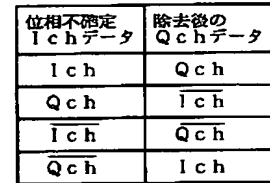
【図9】

図6の位相軸同期手段に用いられる初期値設定部における出力と内部アドレスとの関係を説明したテーブル

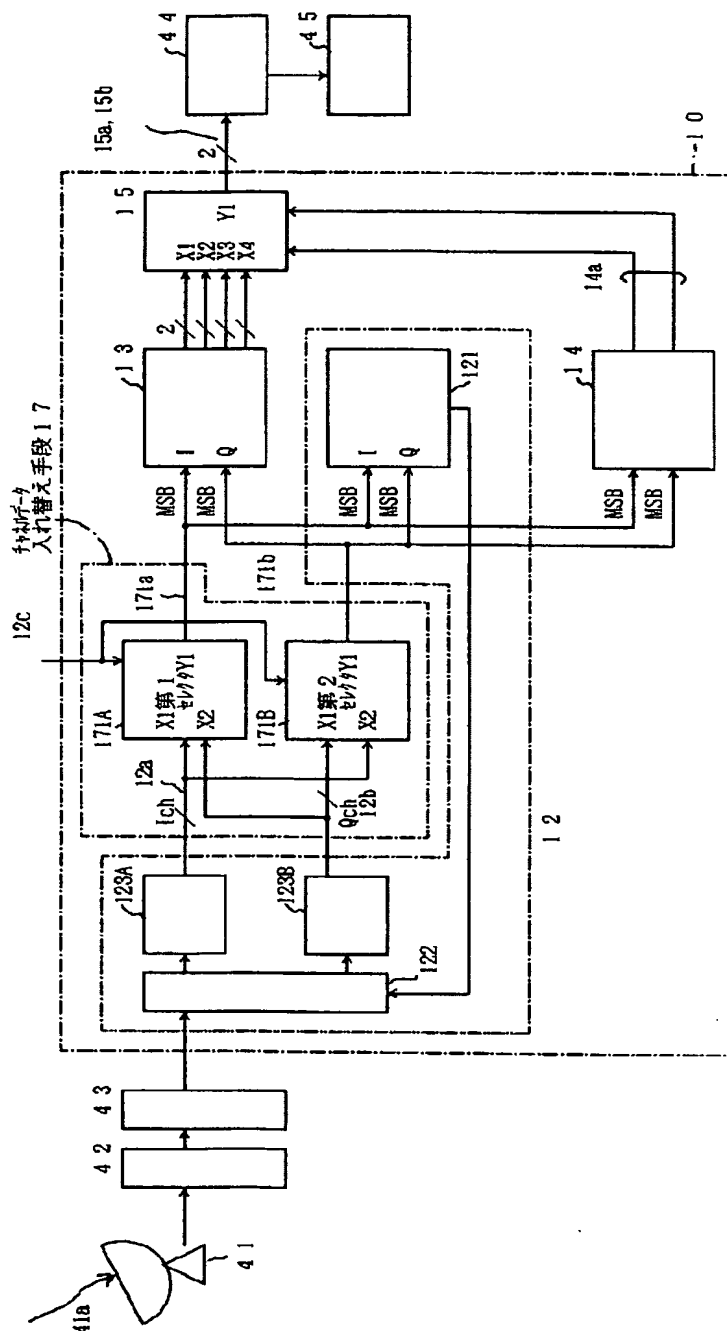
4位制御信号	ROM内部アドレス	出力 (HEX)
(0, 0)	\$00	000
(0, 1)	\$02	0FF
(1, 1)	\$04	1FF
(1, 0)	\$06	2FF (又は300)

【图 16】

図15におけるセレクトの位相不確定除去後の出力を説明したテーブル

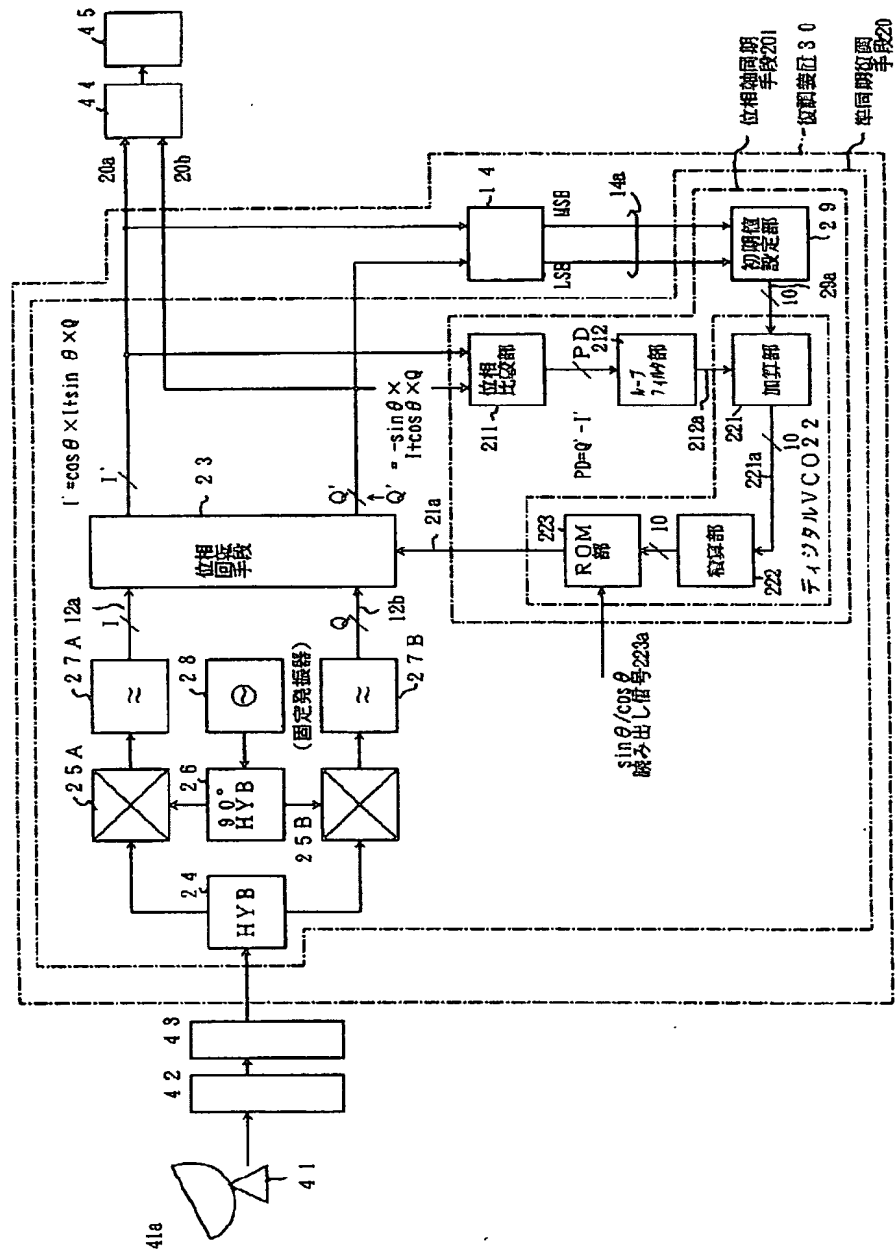


第 1 発明の第 3 の実施形態の復調装置を示す機能ブロック図



【図6】

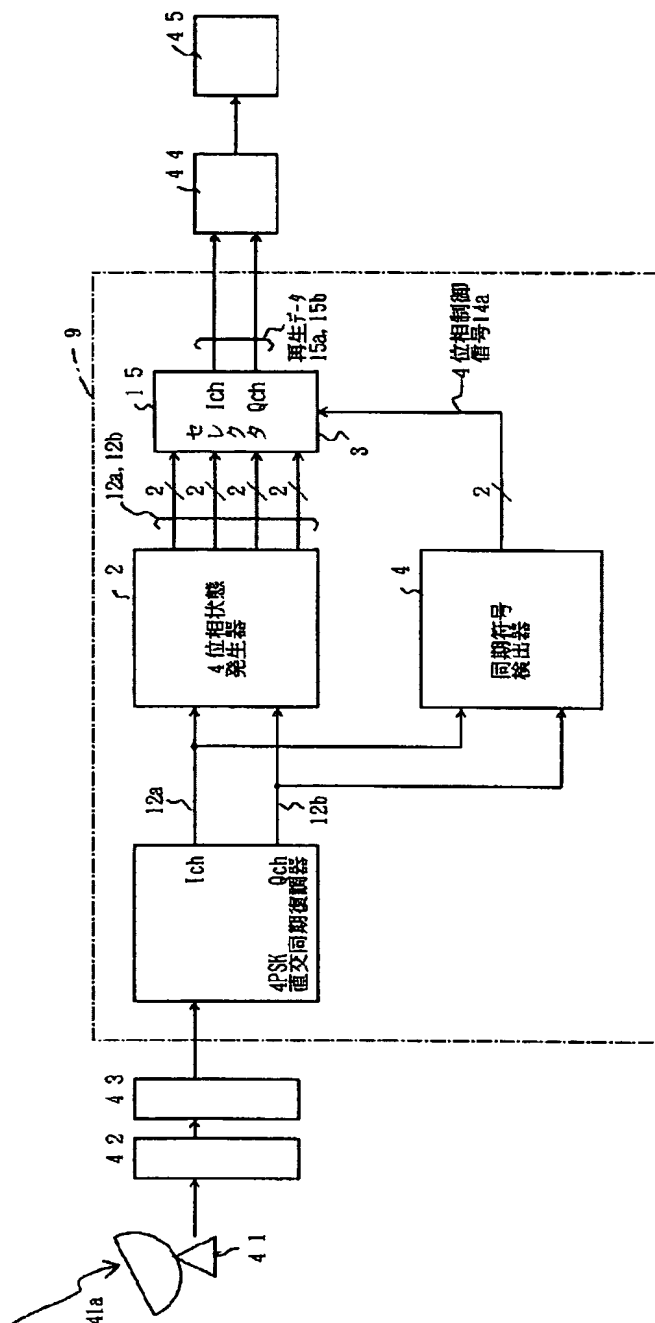
第2発明の第1の実施形態の準同期型の  
復調装置を示す機能ブロック図



第 2 発明の第 2 の実施形態の準同期型の復調装置に用いられる位相不確定除去手段を示す機能ブロック図

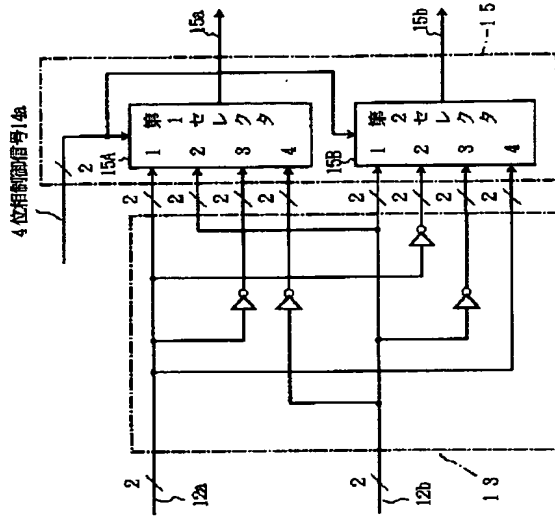


従来の４位相偏位復調装置の構成を示す機能ブロック図



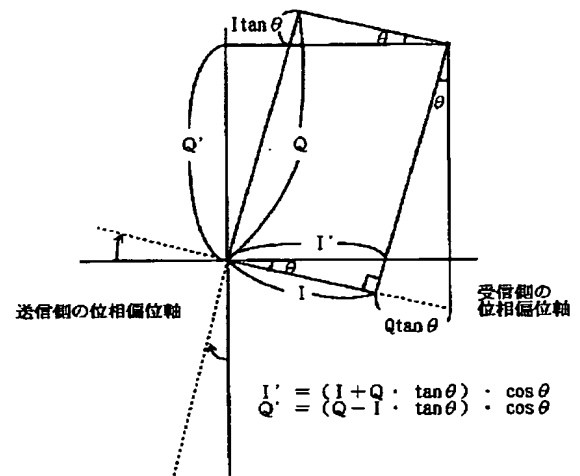
【図15】

従来の復調装置に用いられる4位相状態発生器とセレクトタとの構成を示す機能ブロック図



【図18】

図18の復調装置に設けられた位相回転手段の動作を説明した図



【図17】

従来の準同期型の4位相偏位復調装置の構成を示す機能ブロック図

